

⑫公開特許公報(A) 平4-116623

⑬Int.Cl.⁵G 02 F 1/1337
1/1343

識別記号

序内整理番号

8806-2K
9018-2K

⑭公開 平成4年(1992)4月17日

審査請求 未請求 請求項の数 10 (全11頁)

⑮発明の名称 半導体単結晶薄膜基板液晶光弁装置

⑯特 願 平2-238672

⑰出 願 平2(1990)9月7日

⑱発明者 山崎 恒夫 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

⑲発明者 鷹巣 博昭 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

⑳発明者 高野 隆一 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

㉑発明者 鈴木 宏 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

㉒出願人 セイコー電子工業株式会社 東京都江東区亀戸6丁目31番1号

㉓代理人 弁理士 林 敬之助

明細書

1. 発明の名称

半導体単結晶薄膜基板液晶光弁装置

2. 特許請求の範囲

1. 電気絶縁性の担体層と半導体単結晶薄膜層とかなる複合基板と、

画素領域を規定する画素電極の群と各画素電極に対して選択給電する為のスイッチ素子群とを含み該半導体単結晶薄膜層に集積形成された画素アレイと、

所定の間隙を介して該複合基板に対向配置された対向基板と、

該間隙に充填され各画素電極に対する選択給電量に応じて所定の配向状態が変化し光学変調を行う液晶層と、

画素領域に選択形成された規則的凹凸を有し液晶層を該所定の配向状態に保持する為の配向手段とかなる液晶光弁装置。

2. 該配向手段は、個々の画素電極の表面に形成さ

れた規則的凹凸を有する請求項1に記載の液晶光弁装置。

3. 該配向手段は、画素電極を被覆する保護膜の表面に形成された規則的凹凸を有する請求項1に記載の液晶光弁装置。

4. 該配向手段は、画素電極の下に配置されたスイッチ素子分離用フィールド酸化膜の表面に形成された規則的凹凸を有する請求項1に記載の液晶光弁装置。

5. 該配向手段は、画素電極の下に位置する該担体層表面に形成された規則的凹凸を有する請求項1に記載の液晶光弁装置。

6. 該規則的凹凸は、一方向に整列し且つ一定の間隔で配列された溝からなり液晶層の一軸配向状態を保持する請求項1に記載の液晶光弁装置。

7. 該溝の幅寸法が一方向に沿って周期的に変化しており液晶層の一軸ティルト配向状態を保持する請求項6に記載の液晶光弁装置。

8. 電気絶縁性の担体層に対して半導体単結晶基板を接合した後、該半導体単結晶基板を研磨し半導

体単結晶薄膜層を形成して複合基板を準備する第1工程と、

該半導体単結晶薄膜層に対して画素アレイを集成形成し、画素領域を規定する画素電極の群と各画素電極に対して選択給電する為のスイッチ素子群を設ける第2工程と、

画素領域に対して規則的凹凸を選択的に形成し、複合基板表面に配向手段を設ける第3工程と、

所定の間隙を介して対向基板を複合基板に重ね合わせる第4工程と、

該間隙に液晶物質を充填し配向手段に従って配向された液晶層を設ける第5工程とからなる液晶光弁装置の製造方法。

9. 該第3工程はフォトリソエッティングにより規則的凹凸を形成する工程を含む請求項8に記載の製造方法。

10. 該第3工程はエネルギービームの照射により規則的凹凸を形成する工程を含む請求項8に記載の製造方法。

コン薄膜の表面に形成されていた。これら非晶質シリコン薄膜及び多結晶シリコン薄膜は真空蒸着法、スパッタリング法あるいは化学気相成長法を用いてガラス基板上に容易に形成できるので比較的大画面のアクティブマトリックス装置を製造するのに適している。

[発明が解決しようとする課題]

しかしながら、従来の非晶質シリコン薄膜あるいは多結晶シリコン薄膜を用いたアクティブマトリックス型の光弁装置は画素の微細化及び高密度化に必ずしも適していない。最近、微細化された高密度の画素を有する光弁装置に対する要求が高まってきている。かかる超小型光弁装置は例えば投影型画像装置の一次画像形成面として利用され、投影型のハイビジョンテレビとして応用可能である。LSI製造技術あるいは微細半導体製造技術を用いる事ができれば1ミクロンメートルオーダーの画素寸法を有し全体としても数mm程度の寸法を有する超小型光弁装置が実現できると考えられている。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は半導体薄膜基板を用いたアクティブマトリックス型の液晶光弁装置に関し、特に液晶の配向技術に関する。

[従来の技術]

アクティブマトリックス型の光弁装置の原理は比較的簡単である。各画素を構成する画素電極に対応してスイッチ素子を設け、特定の画素を選択する場合にはスイッチ素子を導通させ、非選択時にはスイッチ素子を非導通状態にしておくものである。半導体薄膜基板を用いたアクティブマトリックス型の液晶光弁装置においては、スイッチ素子は液晶パネルを構成するガラス基板の表面に堆積された半導体薄膜に形成されている。このスイッチ素子は通常薄膜型の絶縁ゲート電界効果トランジスタから構成されている。

従来、アクティブマトリックス型の光弁装置においては、薄膜トランジスタはガラス基板上に堆積された非晶質シリコン薄膜あるいは多結晶シリ

しかしながら、従来の非晶質あるいは多結晶シリコン薄膜を用いた場合には、LSI製造技術を直接適用してサブミクロンオーダ又はミクロンオーダのスイッチ素子を形成する事は極めて困難である。例えば、非晶質シリコン薄膜の場合にはその成膜温度が300°C程度である為、微細化技術あるいはLSI製造技術に必要な高温処理を実施する事ができない。又、多結晶シリコン薄膜の場合には結晶粒子の大きさが数μm程度である為、必然的にスイッチ素子の微細化が制限される。加えて、多結晶シリコン薄膜の成膜温度は600°C程度であり、1000°C以上の高温処理を要するLSI製造技術を十分に活用する事は困難である。以上に述べた様に、従来の非晶質又は多結晶シリコン薄膜を用いたアクティブマトリックス型の光弁装置においては、通常の半導体集積回路素子と同程度の集積密度及びチップ寸法を実現する事は現実に困難であるという問題点があった。

上述した従来の技術の問題点に鑑み、本発明は微細化された高密度のスイッチ素子群及び画素電

特開平4-116623(3)

板群を有するアクティブマトリックス型の光弁装置を提供する事を一般的な目的とする。

ところで、従来から光弁装置に用いられる電気光学変調物質としては液晶が一般に使われている。液晶は所定の間隙を介して対向配置された一対の基板の間に封入されるとともに、液晶分子は所定の方向に整列されている。液晶分子の整列状態を実現する為に基板の内側表面にはいわゆる配向処理が施されている。この配向処理は一般に綿布等を用いて基板表面を一方向にラビングする事によって行なわれている。

しかしながら、前述した本発明の一般的な目的に従って素子の高密度集積化を行なった場合には、画素寸法に対して半導体薄膜基板表面の凹凸が相対的に顕著となり、従来のラビングによる配向処理が実施できないという問題点がある。即ち、基板表面の凹凸により均一なラビング処理が困難となり表示画像品質が低下するという問題点がある。又、ラビング処理によりサブミクロンオーダまで微細化されたスイッチ素子を破壊してしまうとい

う問題点がある。さらに、ラビング処理により生じた汚れや塵は画素寸法より大きいものが存在し画素の光透過率を低下させてしまうという問題点がある。

上述した従来のラビング処理の問題点に鑑み、本発明は微細化されたスイッチ素子及び画素電極に対しても悪影響を与える事のない液晶配向構造を有するアクティブマトリックス型の液晶光弁装置を提供する事を特徴的な目的とする。

[課題を解決するための手段]

上述した従来の技術に鑑み、本発明の一般的及び特徴的目的を達成する為に、半導体単結晶薄膜基板液晶光弁装置は電気絶縁性の担体層と半導体単結晶薄膜層とからなる複合基板を用いている。該半導体単結晶薄膜層に対してLSI製造技術を直接適用し画素アレイを高密度集積形成している。画素アレイは画素領域を規定する画素電極群と各画素電極に対して選択給電する為のスイッチ素子群とから構成されている。画素アレイの形成された複合基板に対して所定の間隙を介して対

向基板が配置されている。両基板の間の間隙には液晶層が充填されている。この液晶層は所定の配向状態に維持されるとともに、各画素電極に対する選択給電量に応じて配向状態が変化し光学変調を行なう。さらに、画素領域には規則的な凹凸が選択的に形成されており、液晶層を所定の配向状態に保持する為の配向手段を構成している。

この規則的凹凸は個々の画素電極の表面に形成する事ができる。あるいは、画素電極を被覆する保護膜の表面に規則的な凹凸バタンを形成しても良い。さらには、画素電極の下に配置されたスイッチ素子分離用フィールド酸化膜の表面に規則的凹凸バタンを形成しても良い。又は、画素電極の下に位置する複合基板担体層表面に規則的凹凸バタンを形成しても良い。

該規則的凹凸バタンは、例えば一方向に整列し且つ一定の間隔で配列された溝からなり液晶層の一軸配向状態を保持する機能を有する。さらには、該溝の幅寸法が一方向に沿って周期的に変化しており、液晶層の一軸ティルト配向状態を保持する

機能を有していても良い。

上述した半導体単結晶薄膜基板液晶光弁装置は以下に述べる工程によって製造する事ができる。即ち、電気絶縁性の担体層例えは石英ガラス基板に対して、半導体単結晶基板例えは高品質のシリコンウェハを接合した後、このシリコンウェハを研磨しシリコン単結晶薄膜層を形成する。このシリコン単結晶薄膜層はシリコンウェハの高品質をそのまま保存しておりLSI製造技術を直接適用する事が可能である。次に、シリコン単結晶薄膜層に対してLSI製造技術を用いて画素アレイを高密度に集積形成する。この画素アレイは、画素領域を規定する画素電極群と各画素電極群に対して選択給電する為のスイッチ素子群を含んでいる。個々のスイッチ素子はシリコン単結晶薄膜層に形成された絶縁ゲート電界効果トランジスタからなる。次に、個々の画素領域に対して規則的凹凸バタンを選択的に形成し、複合基板表面に配向手段を設ける。統いて、所定の間隙を介して該凹凸バタンを複合基板に重ね合わせる。この時

内側表面も配向処理が施されている。最後に、一対の基板の間に形成された間隙に液晶物質を充填し配向手段に従って配向された液晶層を設ける。

上述した規則的凹凸バタンは例えはフォトリソエッティングにより高精度で均一に画素領域に形成する事ができる。あるいは、高エネルギービームを画素領域に対して掃引照射して規則的凹凸バタンを形成する事もできる。

[発明の作用]

上述した様に、本発明によれば電気絶縁性の担体層及びその上に形成された半導体単結晶薄膜層とからなる二層構造を有する複合基板を用いており、且つ該半導体単結晶薄膜層は例えシリコン単結晶バルクからなるシリコンウェハと同等の品質を有している。従って、かかる半導体単結晶薄膜層にLSI製造技術あるいは微細化技術を駆使してスイッチ素子群及び画素電極群を高密度で集積的に形成する事ができる。この結果得られる集積回路チップは極めて高い画素密度及び極めて小さい画素寸法を有しており超小型高精細のアクリ

ら構成されている。複合基板1には画素を規定する画素電極4とこれに対して選択給電する為の対応するスイッチ素子5とが形成されている。

複合基板1は石英ガラスからなる担体層6と単結晶シリコン薄膜層7とからなる二層構造を有する。加えて、石英ガラス担体層6の裏面側には偏光板8が接着されている。そして、前述したスイッチ素子5はLSI製造技術を用いてこの単結晶シリコン薄膜層7に高密度で集積形成されている。スイッチ素子5は絶縁ゲート電界効果トランジスタからなる。トランジスタのソース電極は対応する画素電極4に接続されており、同じくゲート電極は走査線9に接続されており、同じくドレイン電極は信号線10に接続されている。画素電極4の群及びスイッチ素子5の群からなる画素アレイの周辺にはXドライバ11が形成されており、列状の信号線10に接続されている。さらに、Yドライバ12も形成されており、行状の走査9に接続されている。かかる構成により、個々のスイッチ素子5は走査線9を介してYドライバ12により

ティプマトリックス型液晶光弁装置を構成できる。

加えて、液晶分子を整列させる為の配向手段は画素領域に選択的に形成された規則的な凹凸バタンから構成される。従って、複合基板表面の起伏の悪影響を受ける事なく均一な液晶配向状態を得る事ができる。又、この規則的凹凸バタンはフォトリソエッティングあるいは高エネルギービームの掃引照射により画素領域に対して選択的に形成する事ができるので、画素領域近傍に配置されるスイッチ素子に損傷を与える事がない。加えて、これら規則的凹凸バタンの形成方法は半導体製造プロセスを用いる事になるので基板表面の清浄状態を維持する事ができる。

[実施例]

以下図面を参照して本発明の好適な実施例を詳細に説明する。第1図は本発明にかかる液晶光弁装置の一実施例を示す模式的分解斜視図である。図示する様に、液晶光弁装置は複合基板1と、該複合基板1に所定の間隙を配して対向配置された対向基板2と、該間隙に充填された液晶層3とか

順次で選択されるとともに、選択されたスイッチ素子5には信号線10を介してYドライバ11により選択給電が行なわれる。

図示する様に、個々の画素電極4によって規定される画素領域には周期的凹凸バタンからなる配向手段13が形成されている。この配向手段13は画素領域に対して選択的に形成されるので近傍に存在するスイッチ素子5に悪影響を及ぼす事がない。

対向基板2はガラス担体14と、ガラス担体14の外側面に接着された偏光板15と、ガラス担体14の内側面に形成された共通電極16とから構成されている。共通電極16の表面には全面に配向膜17が被覆されている。

液晶層3は一対の複合基板1と対向基板2との間に挟持されている。さらに液晶層3の上下表面は配向手段13と配向膜17に面接触している。これら配向手段13及び配向膜17の作用によって液晶層3は所定の配向状態を呈する。画素電極4と共通電極16との間に印加される電圧に応答して液晶層3は光学変調を行なう。液晶層3の配向状態は少

くとも画素領域において確立されていれば良い。従って、配向手段13は少くとも画素電極4によつて規定される画素領域に対して選択的に形成されている。

第2図は第1図に示す液晶光弁装置の一画素領域部分を切り取つて示した部分拡大模式図である。この例においては、液晶層としてネマチック液晶材料が用いられている。ネマチック液晶分子18はその長軸方向が容易に配向されるという性質がある。複合基板1の画素領域には配向手段13が形成されている。この配向手段13は縦方向に整列し且つ一定の間隔で配列された溝からなり液晶分子18の縦方向一軸配向状態を確立する。即ち、複合基板1の表面近傍に存在する液晶分子18は溝に沿つて整列される。前述した様に、本発明によればLSI製造技術を用いて画素寸法を微細化する事ができ、例えば画素領域の寸法は10μm角に設定している。この場合、整列された溝の配置間隔あるいはピッチは1μm程度にする事が好ましい。この様に微細なピッチバタンは例えばフォトリソグラ

直方向に配列し入射光に対する旋光性は失なわれる。この遷移は液晶層の上下に配置された一対の偏光板によって光学的に検出される。即ち、画素領域を通過する入射光は電圧印加の有無によって透過もしくは遮断される。この様にして、ツイストネマチック液晶層は画素領域毎に電気光学変調を行なう。

第3図は配向手段のさらに改良された一変形を示す模式図であり、複合基板1の一画素分を切り取つて拡大図示したものである。本例においても、配向手段13は画素領域表面に形成された溝からなる。この溝は一方向に整列し且つ一定の間隔で配列されている。従って、液晶分子18はこの溝の延設方向に従つて一軸的に整列される。溝間隔は例えば1μmに設定される。図から明らかな様に、個々の溝の幅寸法は溝の延設方向即ち液晶分子18の整列方向に沿つて周期的に変化している。この周期は例えば3μm程度である。この様に、溝幅を周期的に変える事により、液晶分子18は基板1の表面に対して所定の傾斜角即ちティルト角θを

フィ及びエッティングにより形成する事ができる。即ち、画素領域に対してフォトレジストを被覆した後所定のマスクバタンを用いて露光現像を行なう。未硬化の部分のフォトレジストを除去した後異方性エッティングにより画素領域表面に溝を形成する事ができる。高精度のバタニングを行なう為には露光源として紫外線あるいはX線を用いる事が好ましい。

対向基板2の内側表面にも配向層17が形成されている。本例においては、この配向層17も一定のピッチで配列された溝からなる。ただし、溝は横方向に整列している。従つて、対向基板2の表面近傍に存在する液晶分子18は横方向に配向される。図示する様に、上下の基板間で配向方向が90°異なるので、液晶分子18もそれに倣つて90°回転する。いわゆるネマチック液晶のツイスト配向が確立される。この結果、ツイストネマチック液晶層を通過する光の偏光軸は90°回転する事になる。

一方、画素電極と共に電極の間に電界を印加すると液晶分子18は電界方向、即ち基板に対して垂

以つて配向される。即ち、液晶分子の一軸ティルト配向状態を実現する事ができる。第3図に示す配向手段13のバタン形状は微細フォトリソグラフィ及びエッティングを用いて形成する事ができる。あるいは、溝に沿つてエネルギーービームを照射するとともにそのエネルギーービームの強度を周期的に変える事により形成する事もできる。実際には、配向手段13は画素領域の表面に存在する膜に対して形成される。この膜は例えばポリイミドフィルムを塗布して形成される。あるいはシリコン塗化膜やシリコン酸化膜からなる保護膜の上に配向手段13を形成しても良い。又は、画素領域を規定する画素電極を構成するITOフィルムの表面に形成しても良い。

上述した液晶分子のティルト配向は、液晶分子が電界に応答して立上る方向を一定にする為め液晶分子を若干立たせておく条件を設定するものである。通常のツイストネマチック液晶ではこのティルト角θをおよそ数度に設定しておけば良い。しかしながら、いわゆるスーパツイスト

ネマチック液晶の様にツイスト角を大きくしていくと、このティルト角も 5° 以上に設定する必要がある。液晶分子のティルト角 θ は配向手段13を構成する溝のピッチ間隔及び溝幅の変化周期を適宜設定する事により所望の値を得る事ができる。従って、第3図に示す例は特にスーパーツイストネマチック液晶を用いた光弁装置に有効である。

次に第4図ないし第7図を参照して本発明にかかる配向手段の具体的構成例を示す。第4図は、画素電極表面に規則的凹凸を形成した例であって、複合基板の一画素領域を切り取って示した模式的断面図である。図示する様に、石英ガラス基板41の表面にはシリコン単結晶薄膜層42が被覆されている。このシリコン単結晶薄膜層42は選択的に熱酸化されており一部分はフィールド酸化膜43に変換されている。シリコン単結晶薄膜層42の残された部分が素子領域を規定しスイッチ素子44が形成されている。スイッチ素子44は、島状に残されたシリコン単結晶薄膜層42の上にゲート絶縁膜45を介して配置されたゲート電極46を有する。シリ

コン単結晶薄膜層42の右側部分は不純物拡散によりソース領域47を構成している。又、左側部分も同様に不純物拡散によりドレイン領域48を構成している。これらゲート電極46、ソース領域47及びドレイン領域48により絶縁ゲート電界効果型のトランジスタからなるスイッチ素子44が構成される。フィールド絶縁膜43の表面にはITO等からなる透明な画素電極49が形成されている。画素電極49の一端はトランジスタのソース領域47に電気的に接続している。又ドレイン領域48に接続してドレン電極50も形成されている。

第4図に示す例においては、配向手段51は画素電極49の表面に形成された規則的な凹凸からなる。この規則的凹凸は一方向に整列し且つ一定の間隔で配列された溝である。溝間隔は1μmないし2μmに設定されており、溝の深さは200Åないし2000Åである。かかる溝バタンはフォトリソグラフィ及び異方性エッティングを用いて容易に形成する事ができる。

次に、第5図に変形例を示す。第4図に示す構

成要素と同一の部分には同一の参考番号を付してその説明を省略する。第4図に示す例と異なる点は、配向手段51が画素電極49の表面ではなく保護膜52の表面に形成されている事である。この保護膜52はシリコン空化膜あるいはシリコン酸化膜からなり、本来スイッチ素子44の保護を行なうものである。この例においては、この保護膜52が画素電極49により規定される画素領域にも延設されている。この保護膜52に対してフォトリソグラフィ及び異方性エッティングを行ない複数の溝からなる配向手段51を形成している。

第6図に他の変形例を示す。第4図に示す例と同一の構成要素に対しては同一の参考番号を付しその説明を省略する。第4図に示す例と異なる点は、配向手段51がフィールド酸化膜43の表面に形成された規則的な凹凸からなる事である。即ち、画素電極49を形成する前に、予めフィールド酸化膜43の表面に所定の間隔を介して配列された溝を掘っておく。この溝の形成されたフィールド酸化膜43に画素電極49を重ねる事により、画素電極49

の表面にも対応する溝が形成されるのである。

第7図はさらに他の変形例を示す。第4図に示す例と同一の構成要素に対しては同様に同一の参考番号を付しその説明を省略する。第4図に示す例と異なる点は、配向手段51が石英ガラス基板41の表面に予め形成されている点である。図示する様に、溝の形成された石英ガラス粗体層41の表面にフィールド酸化膜43を重ねるとこのフィールド酸化膜43も対応する凹凸を有する事となる。さらに、この凹凸に沿って画素電極49を重ねるとその表面にも対応する凹凸が現われる。この凹凸によって実際には液晶分子が整列されるのである。この様に、石英ガラス基板41の表面に予め溝を掘っておけば中間工程で配向手段形成の為の特別な加工を行なう事なく自動的に配向手段51が形成できる。

最後に、第8図(A)ないし第8図(C)を参照して、本発明にかかる液晶光弁装置の製造方法を説明する。第8図(A)に示す工程において、石英ガラス基板61と単結晶シリコン基板62とが用意され

る。単結晶シリコン基板62はLSI製造に用いられる高品質のシリコンウェハを用いる事が好ましく、その結晶方位は<100>0.0±1.0の範囲の一様性を有し、その単結晶格子欠陥密度は500個/cm²以下である。用意された石英ガラス基板61の表面及びシリコンウェハ62の表面を先ず精密に平滑仕上げする。続いて、平滑仕上げされた両面を重ね合わせ加熱する事により石英ガラス基板及びシリコンウェハを互いに熱圧着する。この熱圧着処理により、石英ガラス基板61とシリコンウェハ62は互いに強固に固着される。

統いて第8図(B)に示す工程において、シリコンウェハの表面を研磨する。この結果、石英ガラス基板61の表面には所望の厚さ(例えば数μm)まで研磨されたシリコン単結晶薄膜63が形成される。なお、シリコンウェハを薄膜化する為に研磨処理に代えてエッティング処理を用いても良い。この様にして得られたシリコン単結晶薄膜63はシリコンウェハの品質が実質的にそのまま保存されるので結晶方位の一様性や格子欠陥密度に関して極

われ、素子領域を囲む様にフィールド酸化膜64が形成される。このフィールド酸化膜64はシリコン単結晶薄膜63の層厚を完全に熱酸化して得られ光学的に透明であるとともに理想的な素子分離領域を形成する。

統いて第8図(D)に示す工程において、素子領域のみ残されたシリコン単結晶薄膜63の表面を再び熱酸化処理する。この結果、シリコン単結晶薄膜の表面には極めて薄い膜厚を有するゲート絶縁膜65が形成される。さらに、基板表面に対して、例えば化学気相成長法を用いてシリコン多結晶薄膜を堆積する。この多結晶薄膜を所望のバタンに加工されたマスクを介してエッティングしゲート電極66を形成する。

さらに第8図(E)に示す工程において、不純物の導入処理が行なわれる。例えば、イオン注入法が用いられ、ゲート電極66をマスクとして、ゲート絶縁膜65を介してイオン化された不純物のシリコン単結晶薄膜63に対する打ち込みが行なわれる。この結果、図示する様にソース領域67及びド

ーレイン領域領域68が形成される。

ところで從来から電気的絶縁担体層とシリコン単結晶薄膜層からなる積層構造を有する種々の半導体装置用基板が知られている。いわゆるSOI基板と呼ばれているものである。SOI基板は例えば絶縁物質からなる担体基板表面に化学気相成長法等を用いてシリコン多結晶薄膜を堆積させた後、レーザビーム照射等により加熱処理を施し多結晶薄膜を再結晶化して単結晶構造に転換する事により得ていた。しかしながら、一般に多結晶の再結晶化により得られた単結晶は必ずしも一様な結晶方位を有しておらず又格子欠陥密度が大きかった。これらの理由により、從来の方法により製造されたSOI基板に対して高品質の単結晶シリコンウェハと同様にLSI製造技術を適用する事は困難である。

次に第8図(C)に示す工程において、シリコン単結晶薄膜63の選択的熱酸化が行なわれる。この熱酸化はスイッチ素子トランジスタの形成されるべき素子領域のみを被覆するマスクを介して行な

レイン領域領域68が形成される。

第8図(F)に示す工程において、フィールド酸化膜64の表面に画素電極69が積層される。その一端はゲート絶縁膜65の一部に形成されたコントラクトホール70aを介してソース領域67に電気的に接続されている。又、信号線71も形成され、コントラクトホール70bを介してドレイン領域68に電気的に接続している。統いて、基板の表面をPSGなどからなる透明保護膜72で被覆する。これによりスイッチ素子トランジスタが完成する。ただし、画素電極69の表面は、透明保護膜72で被覆せざ露し出させておく。この露出表面に規則的な凹凸即ち一定ピッチを有する線状溝を形成して配向手段73を設ける。

この線状溝の形成方法を第9図を参照して説明する。この例においては、エネルギービームの掃引照射を用いた表面加工を利用してい。エネルギービームとしてはレーザビーム、イオンビームあるいは電子ビームが用いられる。このエネルギービームをラスタスキャンさせて両素電極69表

面を照射する。これにより、画素電極表面は加工されエネルギー ビームの掃引軌跡に沿って 状溝が形成される。例えば、レーザビームを用いた場合には照射部分が加熱され溶融等により熱変形を受け溝が形成できる。あるいは、さらに高エネルギーのレーザビームを照射して画素電極表面に存在する原子を蒸発させ雰囲気ガスとの化学反応を促進させて溝を形成しても良い。又、イオンビームを用いた場合には、画素電極69の表面は照射軌跡に沿って選択的にスパッタエッチされ溝が形成される。あるいは、レーザビームと同様に熱変形を起こし溝ができる場合もある。この他の例としては、画素電極69の表面をポリイミドフィルムで被覆した後電子ビームを掃引照射して溝を形成しても良い。ポリイミドは特に液晶配向材料として優れたものである。この様に、エネルギー ビームの照射により溝を形成すれば、画素領域に対して選択的に表面加工を行なえるので近傍のスイッチ素子に損傷を与える事がない。又、エネルギー ビーム照射は真空チャンバ内に収納された基板に

対して行なわれるので塵やケバの付着がなく基板表面の清浄状態を維持する事ができる。勿論、エネルギー ビーム照射に代えて前述した様にフォトリソグラフィ及び異方性エッティングの組み合わせを用いて線状溝を形成しても良い。

第8図(C)に戻って最後に液晶パネル組み立て工程を説明する。完成された複合基板とは別に、対向基板74を用意する。この対向基板74はガラス担体75とその表面に形成された共通電極76とその表面を被覆する配向膜77から構成されている。この配向膜77は例えば50nm程度のポリイミド膜を塗り、その後ラビング処理を施こして得られる。あるいは、配向手段73と同様に微細表面加工を用いて共通電極76の表面に直接規則的なピッチを有する線状溝を形成しても良い。規則的な線状溝を用いた方が均一な配向状態を得る事ができ欠陥防止に効果的である。次に、複合基板81と対向基板74を所定の間隙を介して互いに接着固定する。基板周辺で互いに貼り合わせる為、エボキシ樹脂のシール材(図示せず)を一方の基板周囲に印刷す

る。ただし、後で液晶を封入する為の開口部を予め作っておく。このシール材の中には一対の基板間のギャップを制御する為にスペーサ粒子が混入されている。さらにこのギャップを均一にする為、スペーサ粒子が基板表面に散布されている。このスペーサ粒子は画素領域を避けて散布する事が好ましい。そして一対の基板をシール材により熱圧着した後、液晶78を基板間隙内に封入する。この液晶封入は真空チャンバの中で液晶パネルの封入孔に液晶を浸す事により行なわれる。次いで真空チャンバを大気圧に戻すと液晶は外圧によりパネル内に侵入する。その後パネルを液晶のクリアリングポイント以上に加熱し次いで冷却すれば液晶分子は配向手段73及び配向膜77により所定の配向状態を呈する。最後に一対の偏光板79及び80が液晶パネルの外側表面に接着され光弁装置が完成する。

[発明の効果]

上述した様に、本発明によれば担体層の上に形成された高品質の半導体単結晶薄膜層に対して

LSI製造技術を直接適用して画素電極群及びスイッチ素子群を集積的に形成して得られる集積回路チップ基板を用いて液晶光弁装置を構成している。この為、極めて高い画素密度を有する光弁装置を得る事ができるという効果がある。

本発明によれば、さらに微細化された画素電極によって規定される画素領域に対して選択的に形成された規則的凹凸面を用いて液晶層の配向制御を行なっている。この為、従来のラビング処理の様に画素領域近傍に配置されたスイッチ素子を損傷するという懼れがない。又、素子の形成された半導体基板の起伏の影響を受ける事なく、配向制御を行なう事ができるという効果がある。本発明によれば、規則的な凹凸面はフォトリソエッティングあるいはエネルギー ビーム照射により形成されるので従来のラビング方法の様に塵、ケバが発生せず配向欠陥が実質的に生じないという効果がある。精度的に優れた表面加工により配向膜を形成するので均一性及び再現性に優れた液晶配向制御を行なう事ができるという効果がある。

4. 図面の簡単な説明

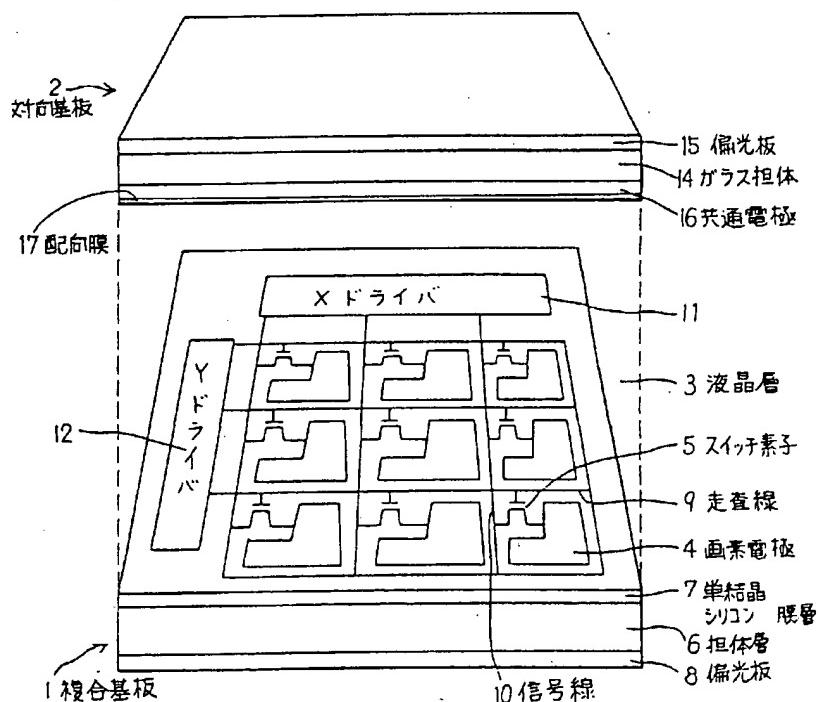
第1図は半導体単結晶薄膜基板液晶光弁装置の全体的構成を示す模式的分解斜視図、第2図は液晶光弁装置の一画素部分を取り出して拡大表示した模式的部分拡大図、第3図は配向手段の表面構造例を示す模式図、第4図は配向手段の具体例を示す模式的断面図、第5図は配向手段の一変形例を示す模式的断面図、第6図は配向手段の他の変形例を示す模式的断面図、第7図は配向手段のさらに他の変形例を示す模式的断面図、第8図(A)ないし第8図(G)は半導体単結晶薄膜基板液晶光弁装置の製造方法を示す工程図、及び第9図は配向手段を構成する線状溝の形成方法を説明する為の模式図である。

- | | |
|---------------|------------|
| 1 …複合基板 | 2 …対向基板 |
| 3 …液晶層 | 4 …画素電極 |
| 5 …スイッチ素子 | 6 …担体層 |
| 7 …単結晶シリコン薄膜層 | 8 …偏光板 |
| 9 …走査線 | 10 …信号線 |
| 11 …X ドライバ | 12 …Y ドライバ |

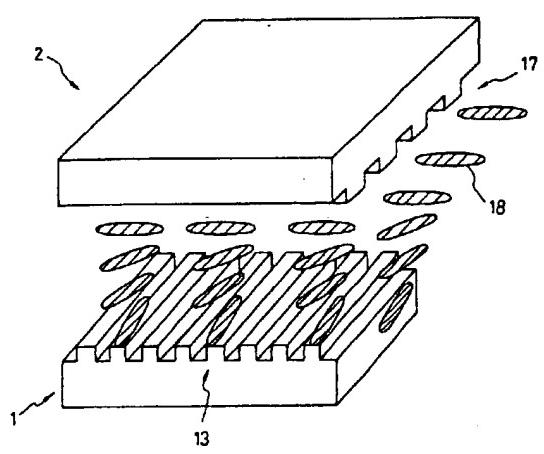
- | | |
|----------|-----------|
| 13 …配向手段 | 14 …ガラス担体 |
| 15 …偏光板 | 16 …共通電極 |
| 17 …配向膜 | 18 …液晶分子 |

出願人 セイコー電子工業株式会社

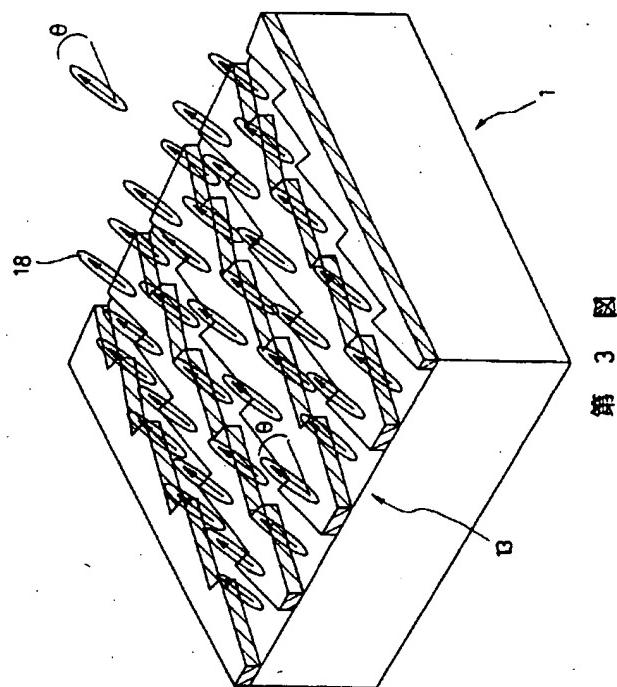
代理人 弁理士 林 敬之助



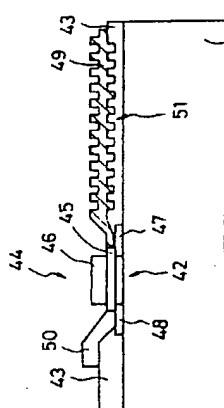
第1図



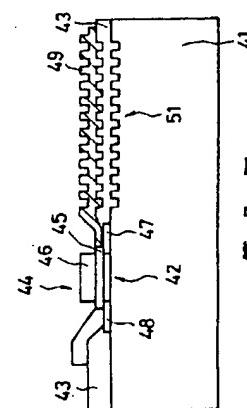
第 2 図



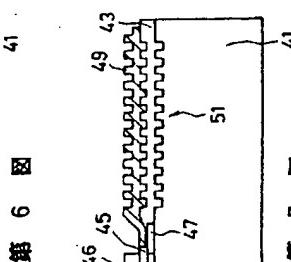
第 3 図



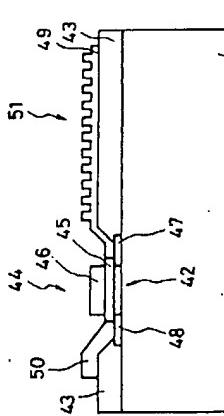
第 4 図



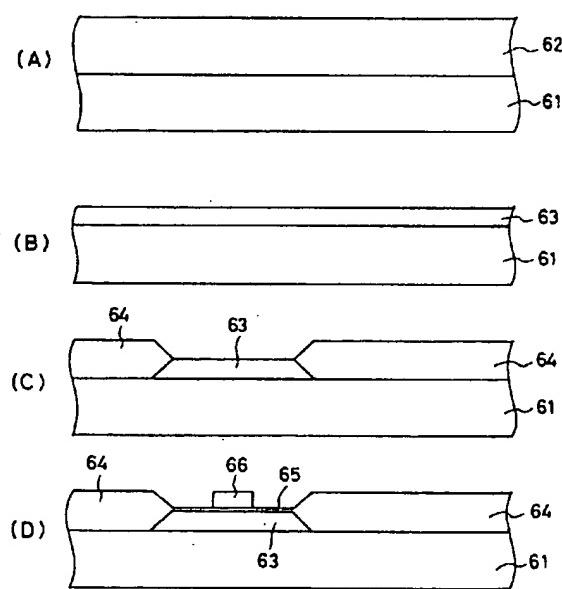
第 5 図



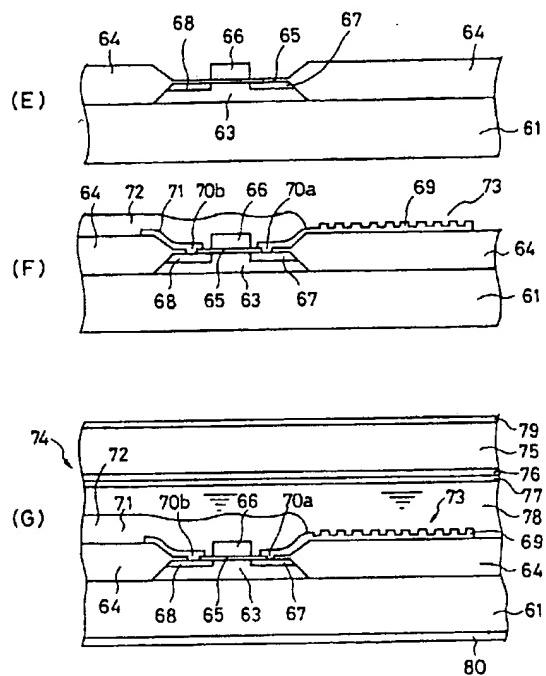
第 6 図



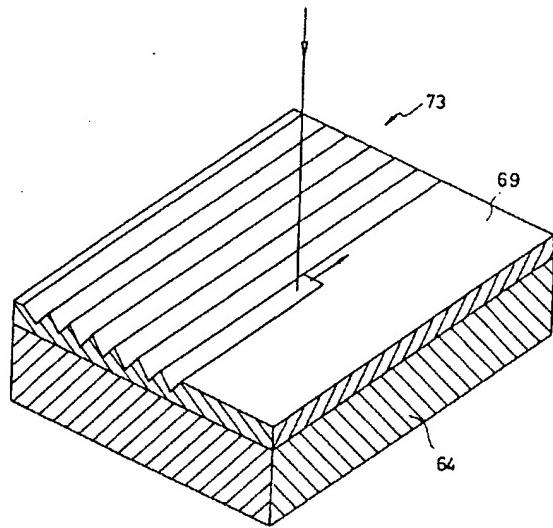
第 7 図



第 8 図



第 8 図



第 9 図